

## 330258 -- Patent Information

Published Serial No. 330258

Title	<b>The apparatus &amp; method for reducing power-consumptive using voltage &amp; frequency scaling includes pulse-generated circuit, power supplying circuit &amp; controller to supply timing signal and power supplying signal.</b>	
Patent type	B	
Date of Grant	1998/4/21	
Application Number	85110998	
Filing Date	1996/9/9	
IPC	G06F1/32	
Inventor	<b>DENNIS REINHARDT(US)</b> <b>KETAN BHAT(US)</b> <b>ROBERT T. JACKSON(US)</b> <b>BORYS SENYK(US)</b> <b>EUGENE P. MATTER+(US)</b>	
Priority	Country	Application Number Priority Date
		US19950537146 1995/09/29
Applicant	Name	Country Individual/Company
	INTEL CORPORATION	US Company
Abstract	A power controlled circuit used for electronic device, it includes: - Pulse generated circuit for supplying a timing signal with adjustable frequency to electronic device; - Power supplying circuit for providing power supplying signal with adjustable voltage to electronic device; - Controller, is coupled to pulse generated circuit and power supplying circuit, and generated 1st & 2nd signal to respond the event that is using power dynamically controlled by electronic device. The power used can (I) be reduced by reducing the timing signal of electricity source supplying signal voltage, (ii) be increased by increasing voltage of frequency.	

中華民國專利公報 (19)(12)

(11) 公告編號: 330258

(44) 中華民國 87 年 (1998) 04 月 21 日

發明

全 7 頁

(51) Int. Cl. 6: G06F1/32

(54) 名 稱: 藉由電壓及頻率感度來降低耗電之裝置及方法

(21) 申請案號: 85110998

(22) 申請日期: 中華民國 85 年 (1996) 09 月 09 日

(72) 發明人:

丹尼斯瑞哈特

美國

凱利哈特

美國

羅伯丁·傑克森

美國

包爾森克

美國

尤金 P·麥特

美國

史蒂芬 H·坎特

美國

(71) 申請人:

英特公司

美國

(74) 代理人: 陳慶文 先生

2

[57] 申請專利範圍:

1. 一種適用於由一電子裝置使用之功率控制電路, 包含:
  - 一時脈產生電路, 以提供具有一可調整頻率之時脈信號到該電子裝置;
  - 一電源供應電路, 以提供具有一可調整電壓之電源供應信號到該電子裝置; 以及
  - 耦合到該時脈產生電路及該電源供應電路之一控制器, 該控制器產生一第一和第二信號以回應為了動態地控制電子裝置使用之功率之一事件, 功率之使用能夠 (i) 藉著減少隨著電源供應信號電壓之時脈信號而減少 (ii) 藉著增加隨著頻率之電壓而增加。
2. 根據申請專利範圍第 1 項之功率控制電路, 其中該控制器包含一時脈速度儲存元件俾包括一頻率轉換常數用以規則調整可調整頻率及一核心電壓儲存元件俾包括一電壓轉換常數用以規則調整可調整電壓。

3. 根據申請專利範圍第 1 項之功率控制電路, 其中於接收到該第一信號時, 該時脈產生電路降低該可調整時脈信號之頻率。
4. 根據申請專利範圍第 1 項之功率控制電路, 其中該控制器又偵測該電子裝置是否在其執行時間的至少一預定百分率中處於閒置狀態, 並回應該偵測結果而輸出該第一和第二信號, 用以開始該電子裝置之電壓及頻率調整。
5. 根據申請專利範圍第 1 項之功率控制電路, 又包含熱偵測電路, 用以監視該電子裝置之溫度, 並當偵測該事件時, 輸出一第三信號到該控制器。
6. 根據申請專利範圍第 1 項之功率控制電路, 其中由該熱偵測電路所偵測之該事件包含電子裝置已超過一受熱界限之一狀況。
7. 根據申請專利範圍第 5 項之功率控制電路, 其中該熱偵測電路包含

耦合到該電子裝置之一溫度感測裝置；  
以及

耦合到該溫度感測裝置及該控制器之一熱比較邏輯，該熱比較邏輯用以自該溫度感測電路接收該信號，比較該信號與一必需的溫度準位，並轉變該信號至該第三信號，當該第三信號被觸發時，該第三信號指示該電子裝置已超過了該受熱界限。

8. 一種用於一電子裝置之功率控制電路，包含：  
時脈裝置，用以調整供應到至少該電子裝置的時脈信號之工作頻率；  
電源裝置，用以調整供應到該電子裝置的電壓；以及  
控制裝置，用以至少偵測該電子裝置是否在該電子裝置執行時間的一預定百分率中處於閒置狀態，且於電子裝置是在該執行時間的該預定百分率中處於閒置狀態時輸出複數個控制信號，用以開始動態的調整該電子裝置之工作頻率及電壓，該控制裝置被耦合到該時脈裝置及該電源裝置。
9. 根據申請專利範圍第 8 項之功率控制電路，其中該控制裝置包含一時脈速度儲存元件、一核心電壓儲存元件、及一暫停週期偵測儲存元件。
10. 根據申請專利範圍第 9 項之功率控制電路，其中該暫停週期偵測儲存元件是一個一位元的暫存器。
11. 根據申請專利範圍第 10 項之功率控制電路，其中於偵測到該暫停週期偵測儲存元件被設定時，該時脈裝置降低該時脈信號之該工作頻率。
12. 根據申請專利範圍第 8 項之功率控制電路，又包含熱偵測裝置，用以監視該電子裝置之溫度，並於該電子裝置超過一受熱界限時產生一信號。
13. 根據申請專利範圍第 12 項之功率控制電路，其中該熱偵測裝置包含

感測裝置，用以感測該電子裝置之該溫度；以及

比較裝置，用以自該感測裝置接收一溫度信號，並將該溫度信號數位化成一信號，當該信號被觸發時，該信號指示該電子裝置已超過了該受熱界限，該比較裝置被耦合至該感測裝置。

5. 14. 根據申請專利範圍第 13 項之功率控制電路，其中於該熱偵測裝置觸發該信號時，該時脈裝置降低供應到該電子裝置的該時脈信號之該工作頻率。
10. 15. 根據申請專利範圍第 14 項之功率控制電路，其中在降低該時脈信號之該工作頻率之後，該電源供應裝置降低供應到該電子裝置的該電壓。
15. 16. 一種電腦系統，包含：  
一處理器；以及  
耦合到該處理器之一功率控制電路，該功率控制電路包含：  
20. 一時脈產生電路，以提供具有一可調整頻率之時脈信號到該處理器以回應一第一信號；  
一電源供應電路，以提供具有一可調整電壓之電源供應信號到該處理器以回應一第二信號；以及  
25. 耦合到該時脈產生電路及該電源供應電路之一控制器，該控制器產生該第一和第二信號以回應為了動態地控制該處理器使用功率之一狀況，功率之使用能夠被遞增地增加或減少，在處理器使用功率和效能間達到期望的折中結果。
30. 17. 根據申請專利範圍第 16 項之電腦系統，其中該功率控制電路又包含一熱偵測電路，用以監視電子裝置之溫度，並當偵測得該事件時，輸出一第三信號到該控制器。
35. 18. 根據申請專利範圍第 17 項之電腦系統，其中由該功率控制電路之該熱偵測電路所偵測之該事件包含電子裝置已超過一受熱界限之一狀況。
- 40.

19. 根據申請專利範圍第 18 項之電腦系統，其中該功率控制電路之該熱偵測電路包含
  - 耦合到該處理器之一溫度感測裝置；以及
  - 耦合到該溫度感測裝置及該控制器之一熱比較邏輯，該熱比較邏輯接收自該溫度感測電路之一信號，比較該信號以確定是否該處理器已超過了受熱界限，並於觸發狀態下傳送該第三信號以指示該處理器已超過了該受熱界限。
20. 根據申請專利範圍第 19 項之電腦系統，其中該功率控制電路之該控制器包含一時脈速度儲存元件及一核心電壓儲存元件。
21. 根據申請專利範圍第 16 項之電腦系統，其中於接收到該第一信號時，該時脈產生電路降低時脈信號之該工作頻率。
22. 根據申請專利範圍第 21 項之電腦系統，其中於接收到該第二信號時，該電源供應電路降低由該電源供應信號提供之該可調整電壓。
23. 根據申請專利範圍第 16 項之電腦系統，其中該功率控制電路之該控制器又偵測該處理器是否在其執行時間的至少一預定百分率中處於閒置狀態，並回應該偵測結果而輸出該第一和第二信號，用以開始該處理器之動態的電壓及頻率調整。
24. 一種電腦系統，包含：
  - 用於處理資訊之處理器裝置；
  - 用於在該電腦系統內部傳送該資訊之匯流排裝置；
  - 用於在該處理器裝置與該匯流排裝置之間傳送該資訊之系統控制裝置，該系統控制裝置係耦合到該處理器裝置及該匯流排裝置；以及
  - 用於降低至少該處理器的電力消耗之功率控制裝置，該功率控制裝置包含：
    - 時脈裝置，用以調整供應到至少該處理

- 器裝置的時脈信號之工作頻率；以及
- 電源裝置，用以調整供應到該處理器裝置的電壓；以及
- 控制裝置，用以至少偵測該處理器裝置是否在該處理器裝置執行時間的一預定百分率中處於閒置狀態，且於該處理器裝置是在該執行時間的該預定百分率中處於閒置狀態時輸出複數個控制信號，用以開始該處理器裝置之頻率及電壓調整，該控制裝置被耦合到該時脈裝置及該電源裝置。
5. 根據申請專利範圍第 24 項之電腦系統，其中該功率控制裝置之該控制裝置包含一時脈速度儲存元件、一核心電壓儲存元件及一暫停週期偵測儲存元件。
15. 根據申請專利範圍第 24 項之電腦系統，其中該功率控制裝置又包含熱偵測電路，用以監視該處理器裝置之溫度，並於該處理器裝置超過一受熱界限時產生一信號。
20. 根據申請專利範圍第 26 項之電腦系統，其中該功率控制裝置之該熱偵測裝置包含
  - 感測裝置，用以感測該處理器裝置之該溫度；以及
  - 比較裝置，用以自該感測裝置接收一溫度信號，並將該溫度信號數位化成一信號，當該信號被觸發時，該信號指示該處理器裝置已超過了該受熱界限，該比較裝置被耦合至該感測裝置。
30. 根據申請專利範圍第 27 項之電腦系統，其中於該熱偵測裝置觸發該信號時，該時脈裝置降低該時脈信號之該工作頻率。
35. 29. 根據申請專利範圍第 28 項之電腦系統，其中在降低該時脈信號之該工作頻率之後，該電源供應裝置降低供應到該處理器裝置的該電壓。
30. 一種控制一電子裝置的電力消耗之方法，該方法包含下列各步驟：
  - 40.

決定要求降低該電子裝置的電力消耗之第一種狀況是否存在；

如果該第一種狀況存在，則調整一供應到該電子裝置的時脈信號之工作頻率；以及

如果該第一種狀況存在，則調整一供應到該電子裝置之電壓。

31. 根據申請專利範圍第 30 項之方法，其中決定該第一種狀況是否存在之該步驟包含下列步驟：

決定該電子裝置是否在高於一特定受熱界限之一溫度下工作。

32. 根據申請專利範圍第 31 項之方法，其中該方法又包含下列步驟：

決定該電子裝置是否被耦合到一電池電源及一電源插座的其中之一，其中如果該電子裝置係耦合到該電池電源，則決定該電子裝置是否經歷該電子裝置執行時間中至少一預定百分率之閒置時間，

如果該電子裝置正經歷至少該預定百分率的閒置時間，則調整供應該電子裝置的該時脈信號之工作頻率，以及

如果該電子裝置正經歷至少該預定百分率的閒置時間，則調整供應到該電子裝置的該電壓，以及

如果該電子裝置係耦合到該電源插座，則在該工作頻率及該電壓下操作該電子裝置。

33. 一種控制一電子裝置之電力消耗和效

能之方法，該方法包含下列各步驟：

決定有需要增加電子裝置電力使用之第一種狀況是否存在，在便增加電子裝置之效能；

5. 如果第一種狀況存在，則增加供應到該電子裝置之電壓；以及  
如果第一種狀況存在，則在增加電壓後，增加供應到該電子裝置的該時脈信號之該工作頻率。

10. 圖示簡單說明：

第一圖是習用頻率降低技術可實現的理論上省電量之圖表。

第二 a 圖是電壓與功率間之理論上平方平方關係之圖表。

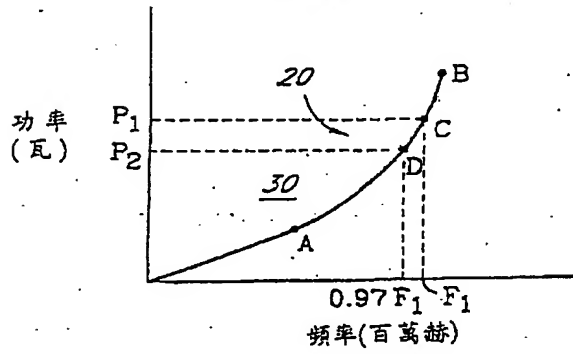
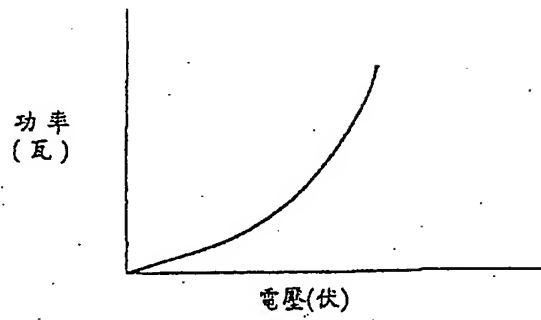
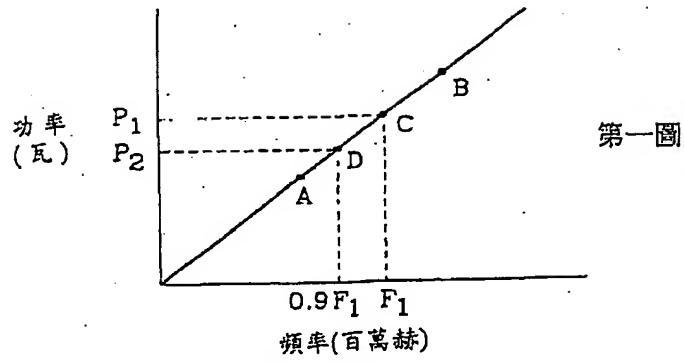
15. 第二 b 圖一利用本發明所提供的電壓及頻率調整而控制的電子裝置所實現的省電量之圖表。

20. 第三圖是一標準電腦系統內所採用的本發明功率控制電路之方塊圖，其中該功率控制電路包含一輸入／輸出("I/O") 控制器、一時脈產生電路、及一電源供應電路。

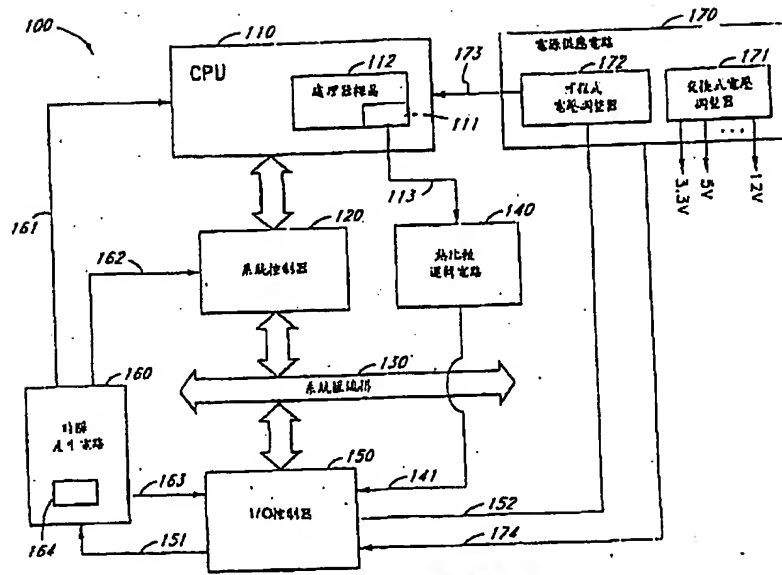
25. 第四圖是積體電路內所採用複數個暫存器之方塊圖，該等暫存器是用來儲存資訊，該資訊使該時脈產生電路能夠執行頻率調整，並使該電源供應電路能夠執行電壓調整。

30. 第五圖是本發明利用電壓及頻率調整使電子裝置之電力消耗降低最多而執行的作業之流程圖。

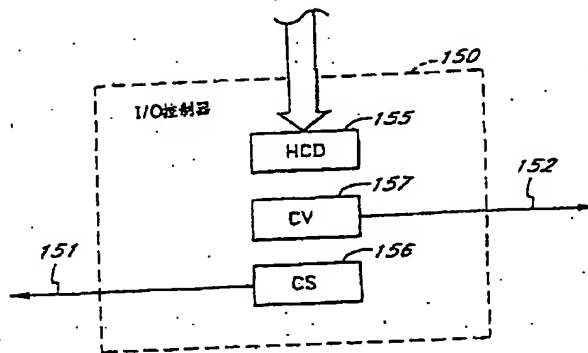
(5)



(b)

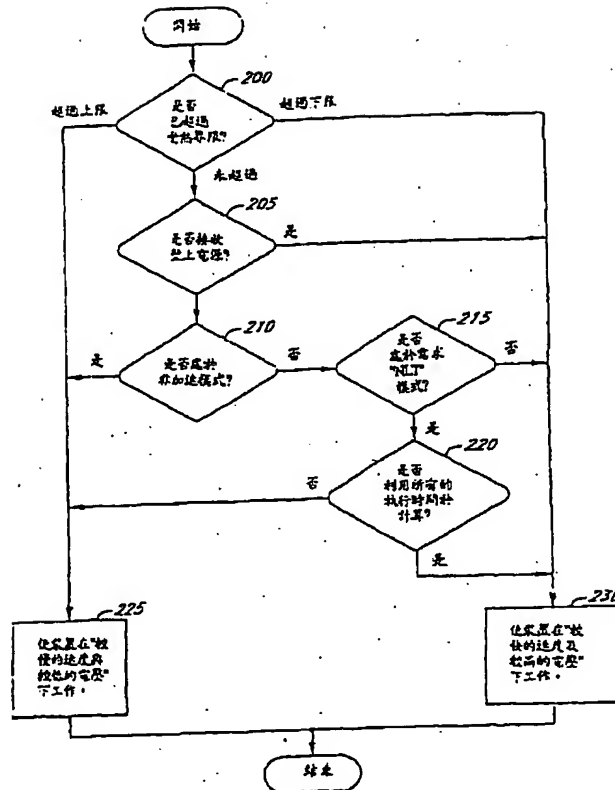


第三圖



第四圖

(7)



第五圖



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**